

З.Ж. Жанабаев, Е.Т. Кожагулов, Д.М. Жексебай
 (Казахский национальный университет имени аль-Фараби,
 Алматы, Республика Казахстан, kazgu.kz@gmail.com)

БЫСТРОДЕЙСТВИЕ АЛГОРИТМА НЕЙРОСЕТЕВОГО УПРАВЛЕНИЯ ПРОГРАММИРУЕМЫМИ ЛОГИЧЕСКИМИ ИНТЕГРАЛЬНЫМИ СХЕМАМИ

Аннотация. Работа посвящена сравнительному анализу скорости вычисления современного персонального компьютера и программируемых логических интегральных схем (ПЛИС). Показано, что при выполнении нейросетевых алгоритмов управления использование ПЛИС может повысить скорость счета более 100 раз. Для этой цели использованы электронные схемы позволяющие получать временной ряд нейронных сигналов из уравнений, содержащих дробные степени искомой физической величины.

Ключевые слова: Нейронные сети, программируемые логические интегральные схемы (ПЛИС), масштабная инвариантность, скорость счета.

Введение

Нейронная сеть является системой вычислительных элементов, в которой большое количество входных сигналов обрабатываются одновременно. Использование персональных компьютеров для нейронных сетей ограничивается относительно медленной скоростью обработки сигналов. Низкая производительность, а также большой габарит персональных компьютеров приводит к их неэффективности для выполнения нейросетевых алгоритмов. В то же время исследование моделей нейронных сетей с помощью программируемых логических интегральных схем (ПЛИС) облегчает структурную реализацию моделей и повышает вычислительную эффективность. Качественные и количественные сравнения работы ПЛИС с альтернативными вариантами приводятся в работах [1-4] (к примеру, работа модели ПЛИС «xc5v1x330t» сравнена с работой персонального компьютера Core2/3GHz и GT200/1.2GHz). При сложных задачах наблюдается явное превосходство ПЛИС по скорости счета. В работе [5] указано, что реализация на Xilinx Virtex-5 ПЛИС демонстрирует скорость в 24,3 раза выше, чем соответствующее программное обеспечение.

Представляет интерес сложная задача, в которой использовалась бы вся ресурсная база ПЛИС и сравнение результатов по скорости счета, полученные с персональным компьютером. Для такого рода задач можно выбрать модель нейронной сети с масштабно-инвариантными свойствами, предложенную в работе [6], так как сама реализация логики нейронных сетей является сложно решаемой задачей.

Целью настоящей работы является качественное и количественное сравнение скорости счета для уравнений масштабно-инвариантных нейронных колебаний [6], которые содержат дробные степени искомой физической величины, учитывающие фрактальность получаемых сигналов. На основе полученных результатов можно оценить быстродействие нейронной сети, обеспечивающее эффективность по времени.

Теоретические основы и методика исследований

Уравнения масштабно инвариантной модели нейронных сетей, описывающие основные экспериментально установленные свойства потенциала действия биологических нейронов, получены в работах [6,7]. Мы рассмотрим моделирование нейронных сетей, в которых внешнее поле влияет на каждый исследуемый объект как модуляционно – периодический сигнал:

$$V_{k-1}^{(k)} = V_0^{(k)} \left(1 - F^{(k)}(t) / \sum_{i=1}^N V_i^{(k)} \right)^{-\gamma_k}, \quad (1)$$

где V_i – потенциал действия нейронов, V_0 - пороговые потенциалы возбуждения, k – порядковый номер нейрона. Внешнее поле принято в виде модуляционно – периодического сигнала:

$$F(t) = A(1 + B \sin(\Omega t)), \quad (2)$$

• **Физико-математические науки**

где A, B, Ω - амплитуда, коэффициент (глубина), частота модуляции нейронных колебаний. Дробные числа $\gamma_k = D_k - d_k$, где D_k, d_k - фрактальные и топологические размерности описания геометрии нейрона с номером k .

Масштабно-инвариантную модель нейронных сетей согласно уравнению (1) можно реализовать на программируемых логических интегральных схемах для случая $k=3$ согласно рисунку 1.

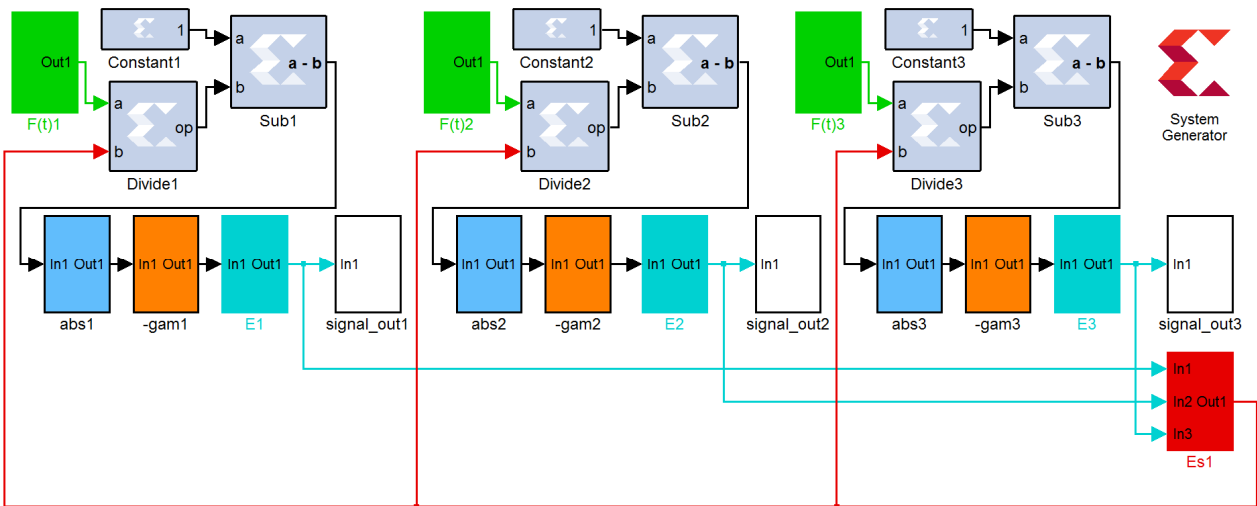


Рис. 1. Структурная схема реализации на ПЛИС масштабно-инвариантной модели нейронных сетей по системе уравнений (1)

На рисунке 2 приведена численная реализация, поученная в программной среде MATLAB R2012a восьмиядерном компьютере с частотой 3,4GHz и экспериментальный результат, полученный с помощью ПЛИС фирмы XILINX семейства Spartan 6 согласно схеме, указанной на рисунке 1.

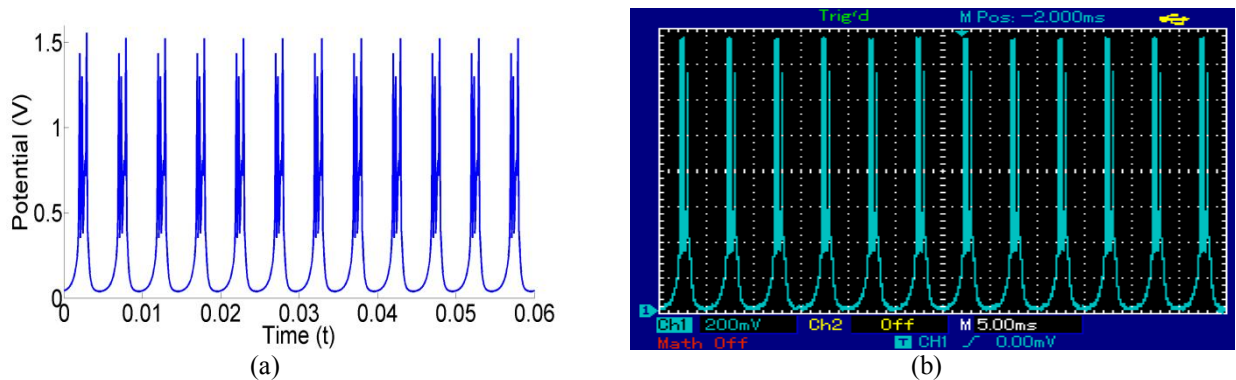


Рис. 2. Численная реализация (a) и экспериментальный результат (b) для уравнений (1) при $A=0.8, B=0.4, \Omega=88,8\pi, V_0=0.1, k=3, \gamma=0.610$

Результаты анализа скорости счета ПЛИС

Количественное сопоставление длительности вычисления проводилось отладочной платой ANVYL FPGA с интегральной схемой фирмы XILINX семейства Spartan 6 и программной средой MATLAB R2012a восьмиядерном компьютере с частотой 3,4GHz. Получены реализации согласно уравнению (1) для разных значений γ_k , для полной загрузки ресурсной базы ПЛИС количество отсчетов N меняли в диапазоне $10^2 - 10^5$. Для количественного сравнения скорости счета использовалась величина

$$\beta = \frac{FPC}{FFPGA} \tag{3}$$

где τ_{PC} - длительность вычисления персонального компьютера (ПК), τ_{FPGA} - длительность вычисления ПЛИС. На рисунке 3 показано соотношение длительности вычисления компьютера и ПЛИС по формуле (3) при разных значениях дробной степени γ потенциала действия нейрона. Как видно из рисунка 3, если дробная степень меньше единицы (простая зависимость), тогда показатель быстродействия скорости счета ПЛИС β находится в диапазоне 0.004-0.006, а если больше единицы (сложная зависимость), то в диапазоне 0.007-0.01. Это доказывает, что превосходство ПЛИС в десятки раз проявляется именно при обработке сложных нелинейных процессов. В случае, если количество отсчетов N больше тысячи и дробная степень больше единицы, тогда показатель скорости счета стремится к 0.01.

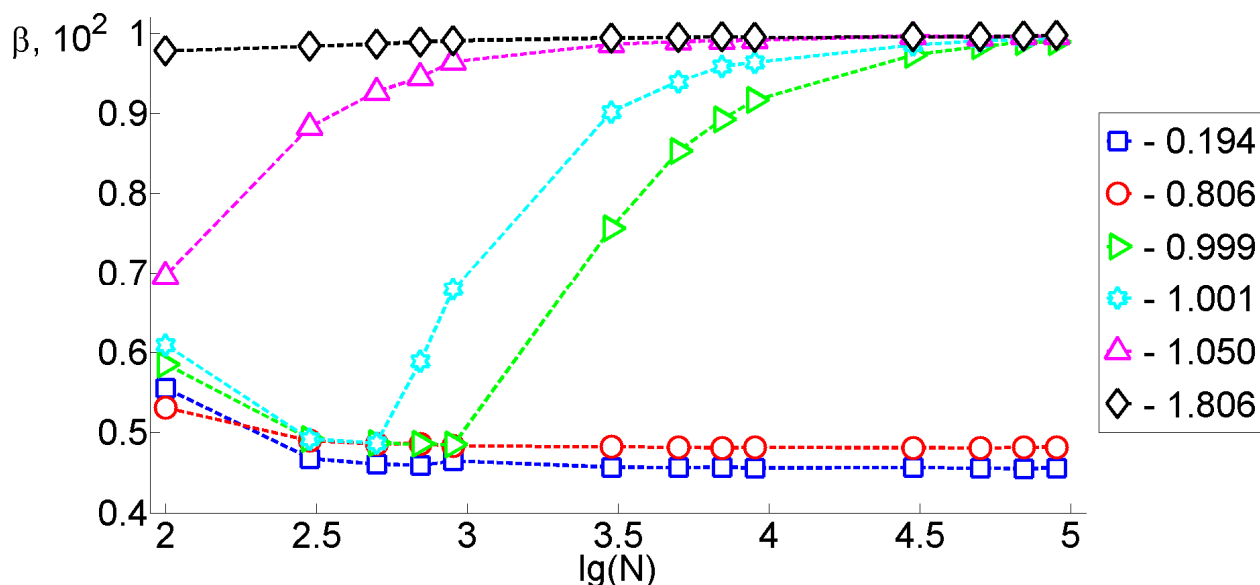


Рис. 3. Соотношение длительности вычисления персонального компьютера (ПК) и ПЛИС для уравнения (1) при $A = 0.8, B = 0.4, \Omega = 2\pi/50, V_0 = 0.1, k = 3$. Значения γ указаны на рисунке

На рисунке 4 приведены абсолютные значения скорости вычисления персонального компьютера и ПЛИС. Количество отсчетов и скорость вычисления приведены в логарифмической шкале.

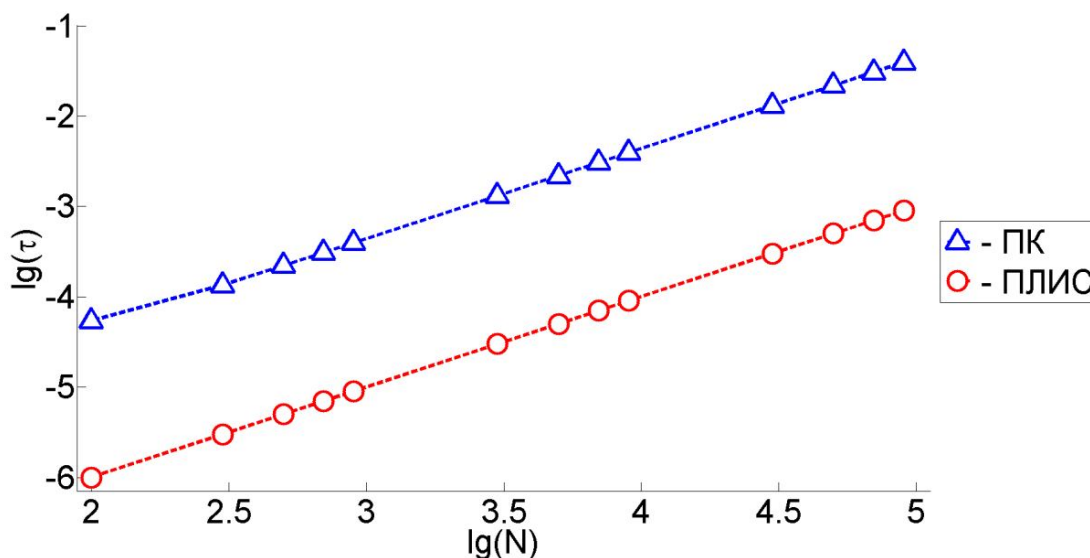


Рис. 4. Абсолютные значения скорости вычисления персонального компьютера (ПК) и ПЛИС для уравнения (1) при $A = 0.8, B = 0.4, \Omega = 2\pi/50, V_0 = 0.1, k = 3, \gamma = 0.194$

В данном случае ПЛИС работает быстрее на два порядка, чем персональный компьютер. С увеличением количества отсчетов скорость вычисления насыщается в обеих системах, что соответствует полной загрузке ресурсной базы рассматриваемых систем.

Заключение

В данной работе приведены результаты анализа длительности получения реализации нелинейного уравнения системы нейронов персональным компьютером и ПЛИС. Численное моделирование получено с помощью программной среды MATLAB R2012a. Экспериментальные данные получены на основе интегральной схемотехники [8] FPGA Spartan 6 в реальном времени. Можно сделать вывод о том, что исследование моделей нейронных сетей с помощью ПЛИС облегчает структурную реализацию и повышает вычислительную эффективность. Использование ПЛИС при сложных задачах дает превосходство по времени счета. По этой причине ПЛИС могут быть эффективно использованы для нейросетевого управления различного вида задач (распознавание образа, маршрутизация в телекоммуникации, анализ отношения сигнал/шум и т.д.) [9-10].

ЛИТЕРАТУРА

- [1] Soleimani H., Ahmadi A., Bavandpour M. Biologically inspired spiking neurons: Piecewise linear models and digital implementation //Circuits and Systems I: Regular Papers, IEEE Transactions on. – 2012. – Т. 59. – №. 12. – С. 2991-3004.
- [2] Weinstein R. K., Lee R. H. Architectures for high-performance FPGA implementations of neural models //Journal of Neural Engineering. – 2006. – Т. 3. – №. 1. – С. 21-34.
- [3] Thomas D. B., Luk W. FPGA accelerated simulation of biologically plausible spiking neural networks //Field Programmable Custom Computing Machines, 2009. FCCM'09. 17th IEEE Symposium on. – IEEE, 2009. – С. 45-52.
- [4] Cheung K., Schultz S. R., Luk W. A large-scale spiking neural network accelerator for FPGA systems //Artificial Neural Networks and Machine Learning–ICANN 2012. – Springer Berlin Heidelberg, 2012. – С. 113-120.
- [5] Wildie M. et al. Reconfigurable acceleration of neural models with gap junctions //Field-Programmable Technology, 2009. FPT 2009. International Conference on. – IEEE, 2009. – С. 439-442.
- [6] Zhanabaev Z. Zh., Kozhagulov Y. T. A Generic Model for Scale-Invariant Neural Networks //Journal of Neuroscience and Neuroengineering. – 2013. – Т. 2. – №. 3. – С. 267-271.
- [7] Zhanabaev Z. Zh., Kozhagulov Y. T. Nonlinear Fractal Models of Neuronal Dynamics //International Conference Nonlinear Dynamics of Electronic System. Bari, Italy, 2013.
- [8] Жанабаев З.Ж., Кожажулов Е.Т., Жексебай Д.М. Электронная модель нейронной сети на программируемой интегральной схеме // Известия НАН РК, Серия физико-математическая. – 2015. – Т. 2. – №. 300. – С. 110-115.
- [9] Carrillo S. et al. Advancing interconnect density for spiking neural network hardware implementations using traffic-aware adaptive network-on-chip routers //Neural networks. – 2012. – Т. 33. – С. 42-57.
- [10] Weinstein R. K., Lee R. H. Architectures for high-performance FPGA implementations of neural models //Journal of Neural Engineering. – 2005. – Т. 3. – №. 1. – С. 21.

Жанабаев З.Ж., Кожажулов Е.Т., Жексебай Д.М.

Программаланатын логикалық интегралды схеманың негізінде нейрондық тормен басқарудың алгоритмінің есептеу жылдамдығы

Түйіндемe: Жұмыс заманауи дербес компьютермен программаланатын логикалық интегралды схеманың (ПЛИС) есептеу жылдамдығын салыстыру анализіне арналған. Нейрожүйелік басқару алгоритмдерін орындау кезінде ПЛИС-ты пайдалану есептеу жылдамдығын 100 есеге дейін жоғарылатуы мүмкін екені көрсетілген. Осы мақсатты жүзеге асыру үшін бөлшек дәрежесі бар тендеуден нейрондық сигналдың уақыттық қатарын алуға мүмкіндік беретін электронды схемалар пайдаланылды.

Тірек сөздер: Нейрондық тор, программаланатын логикалық интегралды схема (ПЛИС), масштабты инварианттылық, есептеу жылдамдығы.

Zhanabaev Z.Zh., Kozhagulov Y.T., Zhexebay D.M.

Quick operation of the neural network controls algorithm by field programmable gate array

Summary. The work is dedicated to a comparative analysis of the speed of calculation of the modern personal computer and field programmable gate array (FPGA). It is shown that when neural network control algorithms use the FPGA can increase the count rate more than 100 times. For this purpose, used electronic circuits allowing to receive a time series of neural signals from the equations with fractional powers desired physical quantity.

Keywords: Neural networks (NN), Field Programmable Gate Array (FPGA), scale invariance, counting speed.